

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公報番号

特開平11-135054

(43)公開日 平成11年(1999)5月21日

(51)Int.Cl.*
 H 01 J 37/22
 G 06 T 1/00
 1/20

識別記号
 502

F 1
 H 01 J 37/22
 G 06 F 15/62
 15/68

502H
 380
 K

審査請求 未請求 請求項の数 7 OL (全 8 頁)

(21)出願番号 特願平9-298525

(22)出願日 平成9年(1997)10月30日

(71)出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (72)発明者 高根 淳
 茨城県ひたちなか市大字市毛882番地 株式会社日立製作所計測器事業部内
 (72)発明者 依田 晴夫
 茨城県ひたちなか市大字市毛882番地 株式会社日立製作所計測器事業部内
 (72)発明者 渡川 滉
 茨城県ひたちなか市大字市毛882番地 株式会社日立製作所計測器事業部内
 (74)代理人 弁理士 平木 祐輔

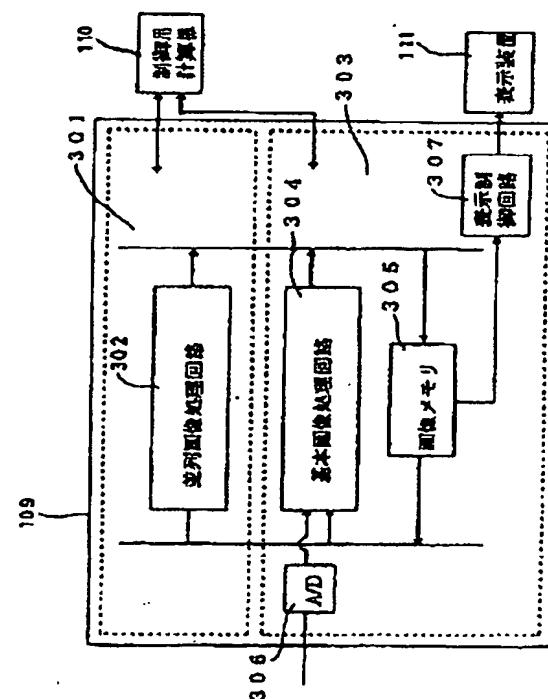
最終頁に続く

(54)【発明の名称】並列画像処理プロセッサを備えた荷電粒子ビーム装置

(57)【要約】

【課題】 基本的な画像処理のみならず高度な演算を必要とする画像処理をも高速に実行することのできる用途の広い荷電粒子ビーム装置を提供する。

【解決手段】 画像処理部分にデータ転送を制御する1つのマスタCPUとデータの演算処理を行う複数のスレーブCPUにより構成される並列画像処理プロセッサ301を付加する。画像処理のための演算プログラムは、制御用計算機110よりマスタCPU及びスレーブCPUへダウンロードする。並列画像処理プロセッサ301で使用する並列CPUの数を可変にし、処理の内容に応じて事前に最適な並列CPUの数を求める。また、処理する画像データの分割方法を画像処理の種類や処理内容に応じて可変にする。



(2)

特開平11-135054

1

【特許請求の範囲】

【請求項1】 荷電粒子ビームを試料に照射する手段と、試料から放出される試料信号を検出する試料信号検出手段と、前記試料信号検出手段の検出信号をデジタル信号に変換するAD変換手段と、専用回路によって前記AD変換手段からのデジタル信号を処理する基本画像処理手段と、前記基本画像処理手段によって処理された信号を画像データとして記憶する画像記憶手段と、前記画像記憶手段に記憶された画像データを表示する表示手段とを備える荷電粒子ビーム装置において、

1つのマスタCPUと複数のスレーブCPUとを含む並列画像処理手段を更に備え、前記並列画像処理手段は前記画像記憶手段に記憶された画像データを転送され、前記マスタCPUは前記転送された画像データが複数のスレーブCPUによって一部ずつ並列に処理されるように制御することを特徴とする荷電粒子ビーム装置。

【請求項2】 前記並列画像処理手段で処理された画像データは前記画像記憶手段に転送され、前記表示手段に表示されることを特徴とする請求項1記載の荷電粒子ビーム装置。

【請求項3】 前記マスタCPUは前記スレーブCPUへのデータ転送を制御し、前記スレーブCPUは送られてきたデータの演算処理を行うことを特徴とする請求項1又は2記載の荷電粒子ビーム装置。

【請求項4】 前記並列画像処理手段において画像処理を行うためのプログラムは、制御用計算機より前記マスタCPU及び前記スレーブCPUへダウンロードされることを特徴とする請求項1、2又は3記載の荷電粒子ビーム装置。

【請求項5】 前記並列画像処理手段で使用されるスレーブCPUの数を可変にする手段と、処理の内容に応じて最適なスレーブCPUの数を求める手段とを備えることを特徴とする請求項1～4のいずれか1項記載の荷電粒子ビーム装置。

【請求項6】 処理する1フレームの画像データの分割方法を画像処理の種類や処理内容に応じて可変にする手段を備えることを特徴とする請求項1～5のいずれか1項記載の荷電粒子ビーム装置。

【請求項7】 試料上の微細パターンの自動検査、自動計測を行う機能を有することを特徴とする請求項1～6のいずれか1項記載の荷電粒子ビーム装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子ビームやイオンビーム等の荷電粒子ビームを用いて試料の観察や検査を行う荷電粒子ビーム装置に関する。

【0002】

【従来の技術】 荷子顕微鏡装置、電子顕微鏡により半導体ウェハなどに形成されたパターンを拡大して検査を行う検査装置、あるいはイオンビームを利用するFIB

50

【0003】

(focused ion beam) 装置などの荷電粒子ビーム装置によって得られる画像は、試料から放出される二次電子、反射電子、透過電子などの試料信号が微弱であるため、通常のテレビカメラ等によって撮像された画像に比べてS/N比が極めて悪い。従って、画像のS/N比を改善するために、検出信号に対して画像処理プロセッサによって画素毎あるいはフレーム毎の累積平均処理や再帰的平均処理等の画像処理が施される。また、自動焦点合わせの様なハードウェアの自動調整制御に対しても、制御指標となる焦点距離を表す特徴量を画像から求めるために、微分処理やヒストグラム処理といった画像処理技術が使われている。

【0003】 このように、荷電粒子ビーム装置における画像処理技術は得られる画像の画質向上のためばかりでなく、荷電粒子ビーム装置の制御を行う上でも必要不可欠な技術である。従来、荷電粒子ビーム装置に備えられる画像処理プロセッサは、低コストで高速の処理を実現するために、対象となる個々の処理のみを高速に行う専用回路を組み合わせて作られていた。そのため、専用回路では実現できない複雑な処理あるいは専用回路が用意されていない処理は、画像データをいったん高速のパーソナルコンピュータ等の演算装置に取り込み、ソフトウェアにて処理を行う必要があった。

【0004】

【発明が解決しようとする課題】 上記のように、従来の荷電粒子ビーム装置が備えている画像処理プロセッサは、フィルタ処理機能、ヒストグラム処理機能、微分処理機能、相関演算処理機能など、ある特定の処理機能のみを高速に実行可能な専用回路の集合体であったため、画像処理プロセッサの機能に融通性がなかった。

【0005】 ところで、近頃、電子顕微鏡装置に代表される荷電粒子ビーム装置は、試料観察のみならず、特に半導体分野の自動計測、検査などへ応用範囲が広がり、高速処理すべき画像処理の内容も相関処理、高速フーリエ変換等、大量のデータの処理を高速に行う高度な演算処理が要求されるようになってきた。従来の荷電粒子ビーム装置でこのような高度な演算処理を行う場合には、制御用の主計算機で演算処理を行なうか、または外部の高速演算処理が可能な計算機にデータを転送して処理を行うことになる。しかし、画像演算処理に制御用の主計算機を用いると長い処理時間がかかり、外部の計算機で演算を行おうとするとデータ転送のために長い時間を要するという問題があった。

【0006】 本発明は、このような荷電粒子ビーム装置の現状に鑑みてなされたもので、フィルタ処理や微分処理といった基本的な画像処理のみならず、高速フーリエ変換等の高度な演算を必要とする画像処理をも高速に実行することのできる使用用途の広い荷電粒子ビーム装置を提供することを目的とする。

【0007】

(3)

特開平11-135054

3

【課題を解決するための手段】本発明においては、荷電粒子ビーム装置の画像処理部分に1つのマスタCPUと複数のスレーブCPUから構成される並列画像処理プロセッサを付加し、画像処理演算を高速に、同時に並列に実行させることで前記目的を達成する。すなわち、本発明は、荷電粒子ビームを試料に照射する手段と、試料から放出される試料信号を検出する試料信号検出手段と、試料信号検出手段の検出信号をデジタル信号に変換するAD変換手段と、専用回路によってAD変換手段からのデジタル信号を処理する基本画像処理手段と、基本画像処理手段によって処理された信号を画像データとして記憶する画像記憶手段と、画像記憶手段に記憶された画像データを表示する表示手段とを備える荷電粒子ビーム装置において、1つのマスタCPUと複数のスレーブCPUとを含む並列画像処理手段を更に備え、並列画像処理手段は画像記憶手段に記憶された画像データを転送され、マスタCPUは転送された画像データが複数のスレーブCPUによって一部ずつ並列に処理されるように制御することを特徴とする。

【0008】並列画像処理手段で処理された画像データは画像記憶手段に転送され、表示手段に表示される。マスタCPUはスレーブCPUへのデータ転送を制御し、スレーブCPUはマスタCPUから送られてきたデータに対して演算処理を行う。並列画像処理手段において画像処理を行うためのプログラムは、制御用計算機より前記マスタCPU及び前記スレーブCPUへダウンロードされる。

【0009】並列画像処理手段で使用されるスレーブCPUの数を可変にする手段と、処理の内容に応じて最適なスレーブCPUの数を求める手段とを備えることができる、また処理する1フレームの画像データの分割方法を画像処理の種類や処理内容に応じて可変にする手段を備えることができる。これらの手段は、制御用計算機の一つの機能として実現することができる。

【0010】本発明の荷電粒子ビーム装置は、試料上の微細パターンの自動検査や自動計測を行う機能を有することができる。本発明によると、画像処理部分にデータ転送を制御する1つのマスタCPUとデータの演算処理を行う複数のスレーブCPUにより構成される並列画像処理プロセッサを付加することで、高速フーリエ変換等の高度の画像処理演算も高速に実行させることができる。ここで、専用回路によってAD変換手段からのデジタル信号を処理する基本画像処理手段と、1つのマスタCPUと複数のスレーブCPUとを含む並列画像処理手段とを併設することにより、リアルタイム性が強く処理内容が比較的単純な画像処理は基本画像処理手段で行い、処理内容が複雑で高度な画像処理は並列画像処理手段で行うことができ、処理速度、処理内容における画像処理装置への要求を充分に満たすことができる。また、将来のより高圧な画像処理要求に対しても並列処理手段

のみの変更で容易に対応できる。

【0011】また、画像処理のための演算プログラムは、制御用計算機よりマスタCPU及びスレーブCPUへダウンロードすることで、演算処理をプログラムで実行させる。これにより、基本的な画像処理のみならず高速フーリエ変換等の高度で多様な演算を必要とする画像処理も高速に実行可能となり、電子顕微鏡装置など荷電粒子ビーム装置を使用用途の広いものにすることができる。

【0012】さらに、この並列画像処理プロセッサで使用するスレーブCPUの数を可変にする手段と処理の内容に応じて事前に最適なスレーブCPUの数を求める手段を備えたり、処理する画像データの分割方法を画像処理の種類や処理内容に応じて可変にする手段を備えることで、効率よく画像処理を行い、処理時間を短縮することができる。

【0013】本発明により、半導体パターの上うな微細なパターンの自動検査、自動計測処理を高速に実行できる電子顕微鏡装置などの荷電粒子ビーム装置を実現できる。

【0014】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。ここでは、電子顕微鏡装置を例にとって説明する。図1は、並列画像処理プロセッサを搭載した本発明による電子顕微鏡装置の概略構成を示すブロック図である。電子顕微鏡の鏡体部101には電子錠102、電子レンズ(図示せず)、電子線の照射位置を移動させる偏向器104、試料105、電子線照射によって試料から放出される二次電子等の試料信号を検出する試料信号検出器としての電子検出器106等が配置されている。電子錠102から発せられた電子線103は、図示しない電子レンズによって収束され、試料105に照射される。電子線103は、制御用計算機110の制御信号108によって制御される偏向器104の作用によって試料105の表面上でラスター走査される。電子線照射によって、試料表面から発生する二次電子あるいは反射電子の強度が電子検出器106によって検出され、増幅器107で増幅される。

【0015】増幅器107から出力される信号は、画像処理プロセッサ109内でAD変換され、デジタル画像データが作成される。また、画像処理プロセッサ109は、デジタル画像データを格納する画像メモリと各種の画像処理を行う画像処理回路、表示制御を行う表示制御回路を備える。画像メモリに格納された画像データは、表示装置111に表示される。画像処理プロセッサ109は、専用回路によって基本的な画像処理を行う基本画像処理プロセッサと、複数のCPUを備え、各CPUにローディングされたプログラムによって画像処理を行う並列画像処理プロセッサとで構成される。制御用計算機110には、キーボードやマウス等の入力手段112が

(4)

特開平11-135054

5

6

接続されている。

【0016】図2は、本発明による並列画像処理プロセッサの一例を示す概略図である。この並列画像処理プロセッサは、1つのマスタCPU202と複数のスレーブCPU204を含む。マスタCPU202は画像メモリ203を備え、各スレーブCPU204は各々メモリ205を備える。マスタCPU202は、主にスレーブCPU204へのデータ転送の制御を行い、スレーブCPU204は送られてきたデータの演算処理を行う。

【0017】並列画像処理プロセッサにおける画像処理は、制御用計算機201からマスタCPU202、スレーブCPU204へ画像処理プログラムをダウンロードすることで実行される。つまり、マスタCPU202は、制御用計算機201からの指示により、所定のプログラムを実行し、画像データをスレーブCPU204へ転送する。スレーブCPU204は、マスタCPU202からの制御、データ転送により所定のプログラムを実行して演算処理を行う。

【0018】図3は、本発明による画像処理プロセッサ109の構成を示す概略図である。図3に図示するように、図1の画像処理プロセッサ109は、従来の電子顕微鏡装置が備えているのと同様の基本画像処理プロセッサ303とともに、並列画像処理プロセッサ301を備える。基本画像処理プロセッサ303は、フィルタ処理や微分処理といった基本的な画像処理を各々専用の回路で実現する基本画像処理回路304、画像メモリ305及び表示制御回路307を有する。並列画像処理プロセッサ301は、図2に示したような、マスタCPU、スレーブCPU、メモリ等から構成される並列画像処理回路302を有する。

【0019】画像処理プロセッサ109に入力された画像信号は、A/D変換器306でA/D変換されてデジタル信号とされたのち、基本画像処理プロセッサ303の基本画像処理回路304で処理され、得られた画像データは画像メモリ305に転送されて記憶される。画像メモリ305に記憶された画像データは、表示制御回路307を通じてCRT等の表示装置308へ送られ、表示装置308に表示される。

【0020】ここで、高速フーリエ変換等の高度の画像処理演算を行う場合は、並列画像処理プロセッサ301が処理を行う。並列画像処理プロセッサ301の並列画像処理回路302は、画像メモリ305から転送された画像データに対して必要な処理を行ったのち、その結果を画像メモリ305に転送し記憶する。画像メモリ305に記憶された画像は、表示制御回路307を通じて表示装置308に表示される。画像処理のための演算プログラムは、制御用計算機110から並列画像処理回路302内のマスタCPU及びスレーブCPUへダウンロードされて実行される。つまり、画像処理の演算がソフト

ウェアによって実行されるので、ソフトウェアさえ変更すればどのような処理に対しても対応可能であるうえ、並列処理を行うので多量のデータを高速に処理することができる。

【0021】図6は、並列画像処理プロセッサが処理する画像データの分割方法を説明する図である。図6(a)は、1フレームの画像データ601を列方向に、縦に4分割する分割方法の説明図である。この分割方法は、縦方向にデータの連続性を強く保存しなければならない処理やy方向微分処理のようにx方向に無関係な処理に適した分割方法である。一方、図6(b)は、1フレームの画像データ602を行方向に、横に4分割した分割方法の説明図である。この分割方法は、横方向にデータの連続性を強く保存しなければならない処理やx方向微分処理のようにy方向に無関係な処理に適した分割方法である。このように本発明では、処理の内容に応じてその分割方法を変えることができる。

【0022】分割方法の選択は、画像処理の種類毎にその処理に適した分割方法を記述したファイルを予め制御用計算機110の記憶装置内に備え、処理毎にそのファイルを参照して分割方法を自動的に選択するように構成するのが好都合である。あるいは、画像処理の種類にあわせて入力手段112からその画像処理に対する分割方法を指定するようにしてもよい。

【0023】図4は、本発明の並列処理プロセッサが実行するデータ処理のタイムチャートである。図4は、1フレームを4分割し、4つのスレーブCPU(スレーブCPU1～スレーブCPU4)で処理させる場合について示している。図6(a)のように1フレームを縦に4分割した場合には、タイムチャートの区間401で4分の1行分のデータがマスタCPUからスレーブCPU1へ送られ、図6(b)のように1フレームを横に4分割した場合には、タイムチャートの区間401で4分の1フレーム分のデータがスレーブCPU1へ送られる。スレーブCPU1は、区間408でそのデータを受け取る。スレーブCPU1は、受け取ったデータの画像処理を区間409で行い、区間410でその処理結果をマスタCPUへ返す。マスタCPUは、区間406でその処理結果を受け取る。その後、マスタCPUはスレーブC

PU1に対して区間407で次のデータをへ送る。スレーブCPU1は区間411でそのデータを受け取り、同様の処理を繰り返す。図中の区間402は、送受信のオーバーヘッドに使われる停止時間sであり、区間405は、画像処理時間がデータ転送時間より長い場合に生じる待ち時間wである。

【0024】1フレームの画像がM×Nの画素(列マトリクスがN、行マトリクスがM)からなり、画素当たりのデータ転送時間をt_r、画素当たりの処理時間をl、分割数をhとするとき、区間401、406、407、408、410、411の時間は、N×t_r/hで計算

(5)

特開平11-135054

8

される。また、スレーブCPU1が画像処理を行っている区間409の時間は、次式〔数1〕で計算される。

【0025】

〔数1〕

$$\frac{N}{h}f = 2(h-1)\left(\frac{N \times tr}{h} + s\right) + w - 2s$$

スレーブCPU2は、区間412で演算結果をマスタCPUに返し、マスタCPUは区間403でその処理結果を受け取る。マスタCPUからスレーブCPU2への次のデータ転送は区間404で行われ、スレーブCPU2はそのデータを区間413で受け取る。その他のスレーブCPUへのデータ転送と画像処理結果のマスタCPUへの返信も同様に行われる。

【0026】図5は、本発明の並列画像処理プロセッサの全体処理時間（1フレーム分のデータ処理時間）と画素当たり処理時間の関係を示した図である。パラメータは、分割数 $h = 4$ （図中、▲で表示）、6（図中、■で表示）、8（図中、●で表示）、画像のマトリクス $M \times N = 1000 \times 1000$ 、画素当たりの転送時間 $tr = 40 \text{ ns}$ 、オーバーヘッド時間 $s = 1 \mu\text{s}$ である。画素当たりの処理時間 f は、その処理に要するCPUのステップ数などで決まる量であり、その処理の内容が決まれば計算できる。制御用計算機110は、画素当たりの転送時間 tr 、オーバーヘッド時間 s 、画素当たりの処理時間 f などの値を処理の種類と対応させてテーブルとして持っている。

【0027】図5を見ると、画素当たりの処理時間が280ns以下のとき、分割数を4とした場合の全体処理時間が一番短い。また、画素当たりの処理時間が280ns～480nsのときには、分割数を6とした場合の全体処理時間が一番短く、画素当たりの処理時間が480nsを超える場合には、分割数を図5の例の場合の最

$$\min[h] \geq \frac{(3s - 2N \times tr) + \sqrt{(2N \times tr - 3s)^2 + 8s(N \times f + 2N \times tr)}}{4s}$$

次に、図6（b）のように1フレームの画像データを横に分割する場合について説明する。まず、画像処理の状態パラメータから下記の条件式〔数4〕が成立するかどうか判定する。ここで、 h は並列処理画像プロセッサに装備されているスレーブCPUの全数である。

【0031】

$$〔数4〕 N \times f - 2(h-1)(N \times tr + s) + s < 0$$

条件式〔数4〕が不成立の場合には、装備されているスレーブCPUを全て使用したときの全体処理時間が一番短い。すなわち、分割数を h とする。画像処理の状態が条件式〔数4〕を満たした場合には、その時のハード、ソフト上のパラメータを下記〔数5〕に代入し、最適な分割数 h を求めることができる。ここで〔 〕はガウス記号であり、 $\min[]$ は、計算により得られた値以上の最小の整数値を表わす。

大分割数である8とした場合に全体処理時間が一番短くなる。すなわち、画素当たりの処理時間が短い場合には分割数が多くても全体処理時間が短いとは限らず、全体処理時間を一番短くできる分割数が存在することがわかる。従来の並列画像処理プロセッサでは、分割数（使用するCPUの数）は常に一定であったため、処理の状態により、かえって全体処理時間が延長する場合がある。本発明では、画像処理の状態にあわせてデータ分割数を最適化することで全体処理時間を効率よく短縮することができる。

【0028】次に、並列画像処理プロセッサで処理すべき画像データの最適な分割数を計算によって求める方法について説明する。最初に、図6（a）のように1フレームの画像データを縦に分割する場合について説明する。まず、画像処理の状態パラメータから下記の条件式〔数2〕が成立するかどうか判定する。ここで、 h は並列処理画像プロセッサに装備されているスレーブCPUの全数である。

【0029】

〔数2〕

$$\frac{N}{h}f - 2(h-1)\left(\frac{N \times tr}{h} + s\right) + s < 0$$

条件式〔数2〕が不成立の場合には、装備されているスレーブCPUを全て使用したときの全体処理時間が一番短い。すなわち、分割数を h とする。画像処理の状態が条件式〔数1〕を満たした場合には、その時のハード、ソフト上のパラメータを下記〔数3〕に代入し、最適な分割数 h を求めることができる。ここで、〔 〕はガウス記号であり、 $\min[]$ は、計算により得られた値以上の最小の整数値を表わす。

【0030】

〔数3〕

【0032】

〔数5〕

$$\min[h] \geq \frac{(N \times f + 2N \times tr + 3s)}{2(N \times tr + s)}$$

制御用計算機110は、図5に示した画素当たりの処理時間と全体処理時間の関係、あるいは上記〔数2〕～〔数5〕の条件式及び最適分割数の演算式を保持し、画像処理の内容にあわせて画像データの分割数を決定する。制御用計算機110は画像データの分割数を並列画像処理回路304のマスタCPU202に伝達し、その分割数が並列画像処理回路304が装備しているスレーブCPU205の数より少ない場合には並列画像処理に使用すべきスレーブCPUを指定する。マスタCPU202は、制御用計算機110から伝達されたデータ分割

(6)

特開平11-135054

10

部分を表示する。

【0035】マッチング処理には、現在、入力画像のレベル、コントラスト変動に影響されず、安定な類似性判定が期待できることから正規化相關処理が多く用いられている。正規化相關は、位置の検出度を向上させる反面、演算するデータ量が大きくなり、実用化のためには高速化が必須条件になっている。従来は、この相關処理を高速化するため、高価な専用ハードウェアを付加する方法がとられていたが、専用ハードウェアであるため、高価な上、処理内容に融通性がなく、応用演算等へは対応できなかった。また、制御用計算機やパーソナルコンピュータでソフトウェア処理として行う方法もとられているが、処理内容の自由度はあるものの、処理速度の問題を十分に解決できなかった。

【0036】本発明は、これらの問題を解決するため、図3の302に示すように複数のCPUから構成される並列画像処理回路を付加するものである。入力画像マトリックス: 640×480、テンプレートマトリックス: 64×64、縮小間引き率: 1/4、並列処理CPU数: 4、処理時間: 50ns/ (預和1回)、その他の計算時間のための安全率: 3倍とすると、本発明の並列処理プロセッサを付加したシステムでの正規化相關の処理時間の概算は、次の【数6】のように見積もることができる。

【0037】

【数6】

$$\left(\frac{640}{4} - \frac{64}{4}\right) \times \left(\frac{480}{4} - \frac{64}{4}\right) \times \frac{64}{4} \times \frac{64}{4} \times 50(ns) \times \frac{3}{4} = 144(ms)$$

この例では、正規化相關処理を前処理時間も含めても1秒以下で終了させることができ、高速化の要求に応えることができる。このように、並列画像処理プロセッサを付加したシステムでは、自動位置決め処理を実用時間内に実行可能である。また、相關処理を高速化する別の方策としては、高速フーリエ変換法等も知られているが、本発明の画像処理プロセッサは、従来の様な専用ハードウェアではなく、演算プログラムを制御用計算機からマスターCPU及びスレーブCPUへダウンロードすることで実行させるため、高速フーリエ変換等の高度で多様な演算処理にも対応可能である。さらに、本プロセッサを用いれば、あらかじめテンプレート画像を記憶して、テンプレートマッチングによる位置計測を行うことや、時間的に連続する画像データの間の相關処理を計算することにより撮像位置の時間変動を計測すること、また、画像のぼけ量を画像処理によって得て合焦点位置に調整することなど、従来処理時間の問題で実用化できなかった多くの処理が実現可能となる。

【0038】以上、電子顕微鏡装置を例にとって本発明を説明してきたが、本発明は電子顕微鏡装置に限らず、半導体ウェハや液晶パネルなどに形成された微細パターン

を検査する装置、イオンビームを用いて微細加工を行なながら画像観察できるFIB装置など、荷電粒子ビームを用いて画像観察あるいは検査を行う荷電粒子ビーム装置一般に適用することができる。

【0039】

【発明の効果】本発明によると、基本的な画像処理のみならず、高度な演算を必要とする画像処理をも高速に効率よく実行することのできる用途の広い荷電粒子ビーム装置を提供することができる。

【図面の簡単な説明】

【図1】並列画像処理プロセッサを構成した本発明による電子顕微鏡装置の概略構成を示すブロック図。

【図2】本発明による並列画像処理プロセッサの一例を示す概略図。

【図3】本発明による画像処理プロセッサの構成を示す概略図。

【図4】本発明の並列処理プロセッサが実行するデータ処理タイムチャート。

【図5】並列画像処理プロセッサの全体処理時間と画像当たり処理時間の関係を示す図。

【図6】並列画像処理プロセッサが処理する画像データ

(7)

特開平11-135054

11

の分割方法を説明する図。

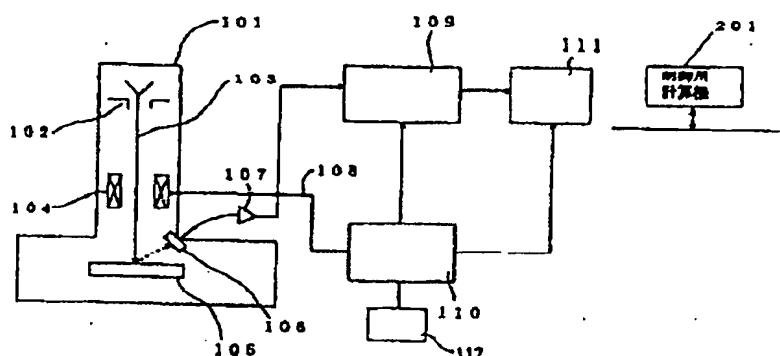
【図7】自動位置決め処理の処理フローを説明する図。

【符号の説明】

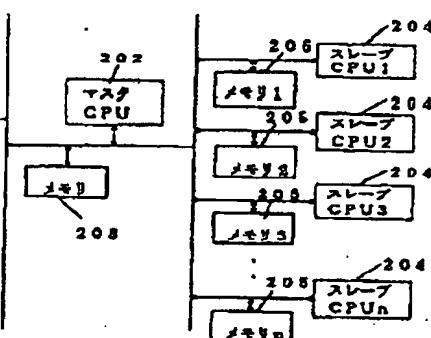
101…電子頭微鏡の鏡体部、102…電子銃、103…電子線、104…偏向器、105…試料、106…電子検出器、107…増幅器、108…制御信号、109…画像処理プロセッサ、110…制御用計算機、111…

…表示装置、112…入力手段、201…制御用計算機、202…マスタCPU、203…メモリ、204…スレーブCPU、205…メモリ、301…並列画像処理プロセッサ、302…並列画像処理回路、303…基本画像処理プロセッサ、304…基本画像処理回路、305…画像メモリ、306…A/D変換器、307…表示制御回路

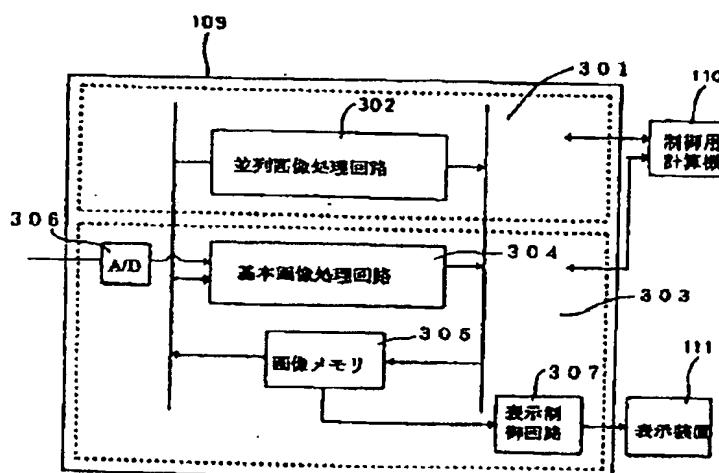
【図1】



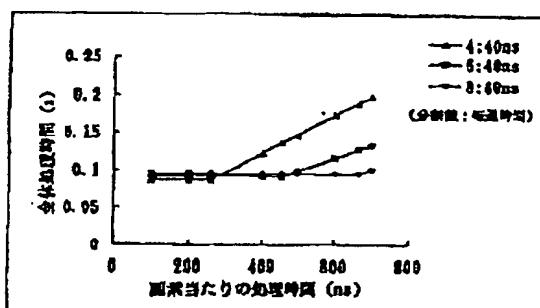
【図2】



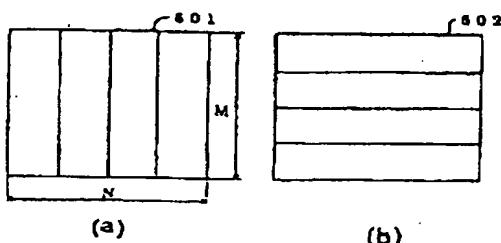
【図3】



【図5】



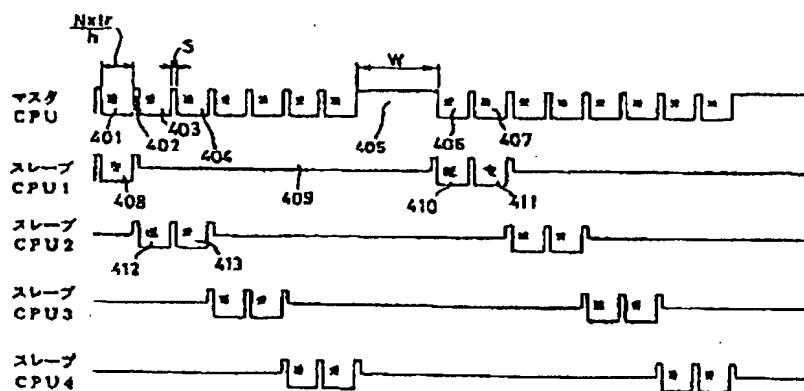
【図6】



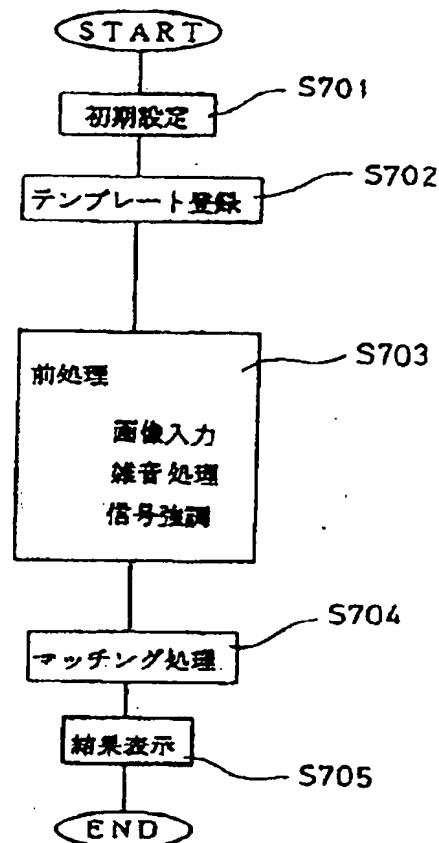
(8)

特開平11-135054

【図4】



【図7】



フロントページの続き

(72) 発明者 安河内 正也
 茨城県ひたちなか市大字市毛882番地 株
 式会社日立製作所計測器事業部内

(72) 発明者 池田 光二
 茨城県日立市大みか町七丁目1番1号 株
 式会社日立製作所日立研究所内